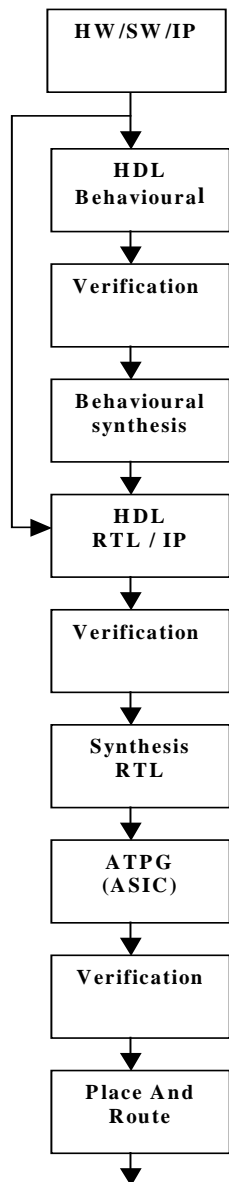


SystemVerilog, VHDL, Verilog och FPGA-kurser



Sverige och "Medelhavet"



SystemVerilog för konstruktion (4 dagar)

Kursen ger en introduktion till det nya standardiserade språket SystemVerilog. Vidare läggs stor tungvikt på hur man konstruerar i praktiken med SystemVerilog. Ingen Verilog-kunskap krävs, endast VHDL-erfarenhet.

VHDL för konstruktion (5 dagar, grundkurs)

Här lär du dig konstruera i VHDL parallellt med teorin! Varje VHDL-kommando diskuteras både ur teorisynpunkt, men även hur effektiv den är att använda vid konstruktion samt vad den resulterar i på kisel. I slutet av kursen konstrueras en 8-bitars CPU.

Avancerad VHDL-konstruktion/DSP (5 dagar, forts.-kurs)

Kursen ger deltagarna kunskap i avancerad VHDL-konstruktion/kodning samt implementation av DSP-funktioner i VHDL/FPGA. Vidare läggs stor tungvikt på area- och timing avvägningar/optimeringar.

Verilog för konstruktion (3 dagar, grundkurs)

I denna kurs lär sig deltagarna hur man använder Verilog HDL effektivt för konstruktion av FPGAer/ASICs.

Avancerad HW/SW systemkonstruktion (5 dagar, forts.-kurs)

Kursen lär ut hur flerprocessorsystem med operativsystem och HW/SW system konstrueras i FPGA teknologin.

Altera, Designing with Quartus II (2 dagar, grundkurs)

Kursen lär deltagarna att använda Alteras verktyg (Quartus II) för att sätta constraints, analysera resultatet mm.

Xilinx, Designing with ISE (2 dagar, grundkurs)

Kursen lär deltagarna att använda Xilinx verktyg (ISE) för att sätta constraints, analysera resultatet mm.

Vi håller även många **företagsanpassade** kurser, kontakta oss för mer information. För senaste information, priser eller kursinnehåll se: www.realfast.se (välj Education)

För frågor/anmälan kontakta kursansvarig stefan.sjoholm@realfast.se 070-4916571